

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-286498

(43)公開日 平成4年(1992)10月12日

(51)Int.Cl.⁵
H 04 Q 3/52
H 04 N 7/10

識別記号 庁内整理番号
A 9076-5K
8943-5C

F I

技術表示箇所

(21)出願番号 特願平3-325100

(22)出願日 平成3年(1991)11月14日

(31)優先権主張番号 613177

(32)優先日 1990年11月14日

(33)優先権主張国 米国(US)

(71)出願人 591003415

ジー・ティー・イー・ラボラトリーズ・イ
ンコーポレイテッド
アメリカ合衆国19801デラウエア州ウイル
ミントン、オレンジ・ストリート1209

(72)発明者 マイケル・クーパーマン

アメリカ合衆国マサチューセッツ州フラン
シスガム、ブルーベリー・サークル7

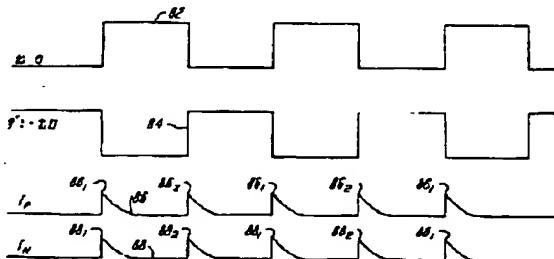
(74)代理人 弁理士 倉内 基弘 (外1名)

(54)【発明の名称】 低減された漏話を有するFM信号のデジタルスイッチングを行なうための方法および装置

(57)【要約】

【目的】 漏話信号が容易にろ波されるようにし、周波数変調された人力信号を受信するデジタルスイッチング装置における漏話を減ずること

【構成】 本発明によるデジタルスイッチング装置は、それぞれが、第1の周波数にてFM信号を受信するための人力を有し且つ当該FM信号に応答して第1のスイッチング過渡変化を発生する複数の機能スイッチング回路を備える。本装置は、各機能スイッチング回路に対応したダミースイッチング回路を備える。このダミースイッチング回路は、FM信号に応答して第2のスイッチング過渡変化を発生する。この第2のスイッチング過渡変化は、前記第1および第2のスイッチング過渡変化から生ずる漏話信号が前記第1の周波数の2倍の周波数を有するように、前記第1のスイッチング過渡変化に関して相対的に位相が変位せられている。本装置は漏話信号を減衰するためのフィルタを備えている。漏話信号の周波数をFM信号の周波数の2倍に変化させることにより、漏話信号は容易にろ波される。



1

2

【特許請求の範囲】

【請求項1】 それぞれが、第1の周波数にてFM信号を受信するための入力を有し且つ当該FM信号に応答して第1のスイッチング過渡変化を発生する複数の機能スイッチング回路と、前記FM信号に応答して第2のスイッチング過渡変化を発生する手段であって、当該第2のスイッチング過渡変化は、前記第1および第2のスイッチング過渡変化から生ずる漏話信号が前記第1の周波数の2倍の周波数を有するように、前記第1のスイッチング過渡変化に関して相対的に位相が変位せられている当該発生手段と、当該漏話信号を減衰するために前記デジタルスイッチング回路に接続付けられたろ波手段とを有するデジタルスイッチング装置。

【請求項2】 前記第2のスイッチング過渡変化を発生するための前記手段は複数のダミースイッチング回路から構成されており、一つがそれぞれの前記機能スイッチング回路に対応付けられており、それぞれのダミースイッチング回路は、その出力が対応する機能スイッチング回路の出力のデジタル反転であるよう接続されている請求項1のデジタルスイッチング装置。

【請求項3】 前記の機能スイッチング回路および前記のダミースイッチング回路はそれぞれ容量負荷が課されるMOS出力段を備えている請求項2のデジタルスイッチング装置。

【請求項4】 前記ダミースイッチング回路はそれぞれ、各ダミースイッチング回路の出力が対応する機能スイッチング回路の出力よりも位相が反転するよう反転手段を備えている請求項3のデジタルスイッチング装置。

【請求項5】 前記機能スイッチング回路および前記ダミースイッチング回路は集積回路に配置されている請求項3のデジタルスイッチング装置。

【請求項6】 前記ダミースイッチング回路はそれぞれ前記集積回路の外部に接続された容量性負荷を有する請求項5のデジタルスイッチング装置。

【請求項7】 前記ダミースイッチング回路ごとの容量性の負荷は前記集積回路の外部に配置された請求項6のデジタルスイッチング装置。

【請求項8】 前記ダミースイッチング回路ごとの容量性負荷は前記集積回路に配置されており且つ当該容量性負荷は前記集積回路の共通接続ピンを介して外部接続されている請求項6のデジタルスイッチング装置。

【請求項9】 前記ろ波手段は、それぞれの前記機能スイッチング回路の固有周波数応答から構成される請求項1のデジタルスイッチング装置。

【請求項10】 前記ろ波手段は、前記第1の周波数を通過し且つ当該第1の周波数の2倍の周波数の漏話信号を減衰させる周波数応答を有する請求項1のデジタルスイッチング装置。

【請求項11】 FM信号のデジタルスイッチングを行なうための装置における漏話を低減するための方法にお

10

20

30

40

50

いて、当該装置は、それぞれが、第1の周波数にてFM信号を受信するための入力を有し且つ当該FM信号に応答して第1のスイッチング過渡変化を発生する複数の機能スイッチング回路とを備えており、前記第1のスイッチング過渡変化に関して相対的に位相が変位せられた第2のスイッチング過渡変化を発生し、当該第1および第2のスイッチング過渡変化から生ずる漏話信号が前記第1の周波数の2倍の周波数を有するようにし、そして前記機能スイッチング回路の出力からの漏話信号を減衰させることからなる方法。

【請求項12】 第2のスイッチング過渡変化を発生する段階は、前記機能スイッチング回路のそれぞれに対応付けられたダミースイッチング回路を提供しそして各ダミースイッチング回路を、その出力が対応する機能スイッチング回路の出力のデジタル反転であるよう接続することを備えた請求項11の方法。

【請求項13】 第2のスイッチング過渡変化を発生する段階は、各ダミースイッチング回路の出力に、対応する機能スイッチング回路に関する負荷に実質的に等しい負荷を接続することを含む請求項12の方法。

【請求項14】 第2のスイッチング過渡変化を発生する段階は、機能スイッチング回路と、ダミースイッチング回路とダミースイッチング回路用の負荷とを集積回路に提供し、ダミースイッチング回路の負荷を当該集積回路の単一の接続ピンを介して接続することを含む請求項13の方法。

【発明の詳細な説明】

【0001】

【従来技術、発明が解決しようとする課題】 本発明は複数のデジタルスイッチング回路を有するデジタルスイッチング装置に関するものであり、詳述すると、スイッチング回路間の漏話を減ずる方法および装置に関するものである。本発明は、周波数変調(FM)された入力信号を受信するデジタルスイッチング装置における漏話を減ずるのに特に有用である。

【0002】 遠距離通信システムで使用されるようなデジタルスイッチは、集積回路における複数のデジタルスイッチング回路からなる。デジタルスイッチの入力に印加される信号が制御信号に応答して選択される出力の方へルート指定される。

【0003】 デジタルスイッチは周波数変調(FM)されたビデオ情報をスイッチするのに使用できる。アナログのFM信号がデジタルスイッチの入力に直接印加される。デジタルスイッチ内のスイッチングバスは複数の継続接続されたデジタルゲートを備えているので、アナログのFM信号は正弦波信号の正および負のピークでクリップが行なわれる。デジタルスイッチの出力は入力アナログFM信号にしたがって変化する周期を有する方形波信号である。かかるデジタルスイッチ出力をろ波した後にアナログFM信号は再生される。

【0004】複数のFM信号がデジタルスイッチの入力に印加されるとき、入力と出力との間の容量性結合および出力間の誘導性結合から漏話が生ずる。出力間の誘導性結合は、供給電圧線および接地線における浮遊インダクタンスによって生じ、全漏話の90%以上に寄与する。誘導性結合によって生ずる漏話の低減がFMスイッチングにおける相当な改善を与えるであろう。

【0005】

【発明の概要】本発明によれば、これらおよびそのほかの目的ならびに利益はデジタルスイッチングに関する方法および装置において実現される。本装置は、それぞれが、第1の周波数にてFM信号を受信するための入力を有し且つ当該FM信号に応答して第1のスイッチング過渡変化を発生する複数の機能的な(真の)スイッチング回路と、前記FM信号に応答して第2のスイッチング過渡変化を発生する手段であって、当該第2のスイッチング過渡変化は、前記第1および第2のスイッチング過渡変化から生ずる漏話信号が前記第1の周波数の2倍の周波数を有するように、前記第1のスイッチング過渡現象に関して相対的に位相が変位せられる当該発生手段と、当該漏話信号を減衰するために前記の機能スイッチング回路に関連付けられたろ波手段とを有する。第2のスイッチング過渡現象を発生するための手段は、それぞれの前記機能スイッチング回路に一つが対応付けられた複数のダミースイッチング回路から構成されるのが好ましく、それぞれのダミースイッチング回路は、その出力が対応する機能スイッチング回路の出力のデジタル反転であるよう接続されている。標準的には、機能スイッチング回路およびダミースイッチング回路はそれぞれ容量性の負荷が課されたMOS出力段を備える。ダミースイッチング回路はそれぞれ、各ダミースイッチング回路の出力が対応する機能スイッチング回路の出力から位相が反転するように反転手段を備えている。第1のスイッチング過渡変化と同様の周波数であるが位相が変位せられている第2のスイッチング過渡変化を発生することにより、合成漏話信号の周波数はFM信号の周波数の2倍でありそれゆえスイッチング装置の出力から容易にろ波できる。機能スイッチング回路およびダミースイッチング回路は標準的には集積回路に配置されている。各ダミースイッチング回路の容量性負荷が集積回路の外部に配置できる。この場合、接続ピンが各ダミースイッチング回路ごとに必要とされる。代替え例として、各ダミースイッチング回路の容量性負荷は集積回路に配置できる。この場合、容量性負荷は集積回路の共通接続ピンを介して外部接続される。

【0006】

【好ましい実施例の説明】FM信号のデジタルスイッチングを行なうための装置のブロック図が第1図に図示されている。集積された回路のデジタルスイッチ10が入力121、122、…12n、出力141、142

…14nおよび選択線16を備えている。入力12のうちの一つに印加された入力信号が選択線16の制御の下で出力14のうちの一つへスイッチされる。

【0007】デジタルスイッチ10はゲート回路を備えており必要とされるスイッチングを遂行する。デジタルスイッチ10の出力14はフィルタ20を通じてフィルタ出力241、242、…24nを与えるよう接続されている。

【0008】デジタルスイッチ10の一例が64個の入力と16個の出力を有する。デジタルスイッチは、それぞれが64個の入力のうちの一つをその出力へスイッチすることのできる16個の並列回路モジュールとして構成される。各並列回路モジュールは、全部で96個(16×6)の制御ビットに関する6個の制御ビットを必要とする。制御ビットはシリアルにデジタルスイッチへ移送されそして記憶される。64×16デジタルスイッチが日本国出願第02-064497号明細書に詳細に記述されている。

【0009】アナログFM信号28の一例が第2図に図示されている。アナログFM信号28がデジタルスイッチの入力121に印加されるとき、それはデジタルスイッチ10内の継続接続されたデジタル段によってクリップされる。デジタルスイッチの出力14に現れる出力信号30が、アナログFM信号28にしたがつて変化する周期を有する方形波電圧である。フィルタ出力24nの出力信号32が入力FM信号28の再生信号である。

【0010】デジタルスイッチ10の出力段の模式図が第3図に図示されている。直列に接続されたNMOSトランジスタ42およびPMOSトランジスタ40を備えた出力段38がキャパシタ44によって表される負荷を駆動する。PMOSトランジスタ40のドレインはオンチップ電圧供給線46に接続されており、NMOSトランジスタ42のソースはオンチップ接地線48に接続されている。PMOSトランジスタ40のソースおよびNMOSトランジスタ42のドレインは出力14に接続されている。出力14…14nを駆動するための追加の出力段がオンチップ電圧供給線46およびオンチップ接地線48に接続されている。オンチップ電圧供給線46と正の供給電圧との間の接続がインダクタンス50によって表されている。オンチップ接地線48およびシステムアースとの間の接続がインダクタンス52によって表されている。インダクタンス50および42が接続線での浮遊インダクタンスを表す。キャパシタ44はデジタルスイッチ10の出力14nでの容量性負荷を表す。キャパシタ44はデジタルスイッチチップの外部にあるので、それはオンチップ接地線48へではなくシステムアースへ直接接続されている。

【0011】いずれの出力段がスイッチするときでも、過渡的な電流がインダクタンス50またはインダクタン

ス52を流れる。インダクタンス50を流れる過渡電流はオンチップ電圧供給線46に対して電圧のスパイクを生ずる。これと同様に、インダクタンス52を流れる過渡電流がオンチップ接地線48に対して電圧のスパイクを生ずる。これらの電圧スパイクはチップ上のすべての回路に結合されてしまう。

【0012】誘導性の漏話の発生が第4図および第5図に詳細に図示されている。第5図に図示の出力信号60が第4図に図示のデジタル出力段38の出力141に現れる。出力141が0Vから+5Vへスイッチするとき、PMOSトランジスタ40はオンとなりそしてNMOSトランジスタ42はオフとなる。過渡電流I₁がインダクタンス50およびトランジスタ40を流れ、キャパシタ44の充電を行なう。第5図の波形62によって図示されるような過渡電流I₁はインダクタンス50に電圧のスパイクを誘導する。これと同様に、出力141が+5Vから0Vへスイッチするとき、PMOSトランジスタ40はオフとなりそしてNMOSトランジスタ42はオンとなる。過渡電流I₁がトランジスタ42およびインダクタンス52を流れ、キャパシタ44の放電を行なう。第5図の波形64によって表されるような過渡電流I₁はインダクタンス52に電圧のスパイクを誘導する。過渡電流I₁はオンチップ電圧供給線46に電圧のスパイクを発生する。過渡電流I₁はオンチップ接地線48に電圧スパイクを発生する。

【0013】オンチップ電圧供給線46および接地線48の過渡電圧は、オンチップ電圧供給線46およびオンチップ接地線48に接続された他の出力段に電圧スパイクを発生する。再度第3図を参照すると、第2の出力段のトランジスタ41がオンのとき、オンチップ電圧供給線46上のいずれの電圧スパイクも直接出力142に結合される。これと同様に、第2の出力段のトランジスタ43がオンのとき、オンチップ接地線48上のいずれの電圧スパイクも直接出力段142に結合される。電圧スパイクの結合が同様の仕方でデジタルスイッチのすべての出力段に対して生ずる。

【0014】上述したように、トランジスタ40および42のスイッチングはデジタルスイッチの他の出力に対して漏話を作り出す。漏話の大きさは同時にスイッチしている出力の数に正比例する。64個の入力と16個の出力を有するデジタルスイッチでは、スイッチされる単位出力当りの誘導性の漏話は約100mVであり、それゆえ、15個の同時にスイッチされる出力に対して全体で1.5Vの漏話を生ずる。

【0015】第5図を参照すると、過渡電流I₁および過渡電流I₂はそれぞれ出力信号60の基本周波数と同様の基本周波数を有することが分かる。漏話および信号は同様の基本周波数を有するので、過渡信号はろ波できない。本発明による回路が第6図に図示されている。対応する波形が第7図に図示されている。出力141に接

続されたトランジスタ40および42を有する出力段38は第4図に図示の出力段38と同様であり上述したとおりである。トランジスタ40および42への入力信号はデジタルインバータ70の入力へ接続されている。インバータ70の出力は、オンチップ電圧供給線46とオンチップ接地線48との間に直列に接続されたPMOSトランジスタ74およびNMOSトランジスタ76を備えるダミーの出力段72の入力に接続されている。インバータ70の出力はトランジスタ74および76のゲートに接続されている。トランジスタ74のドレインはオンチップ電圧供給線46に接続されており、トランジスタ76のソースはオンチップ接地線48に接続されている。トランジスタ74のソースおよびトランジスタ76のドレインはダミー出力78に接続されている。標準的にはチップの外部に配置されるキャパシタ80がダミー出力78とシステムアースとの間に接続される。ダミー出力段72がデジタルスイッチ10の出力段38と同様の態様で動作するように、トランジスタ40および74は同一またはほぼ同一であることそしてトランジスタ42および76は同一またはほぼ同一であることが好ましい。キャパシタ44および80は値が等しくまたはほぼ等しいのが好ましい。

【0016】インバータ70およびダミー出力段72は、非機能的なダミー出力を与えるダミースイッチング回路81を構成する。これとは対照的に、出力段38はデジタルスイッチ10の機能的な部分である。ダミースイッチング回路がデジタルスイッチのそれぞれの出力段ごとに与えられる。こうして、それぞれの出力段は、後述するように漏話を低減するために対応するダミースイッチング回路を備えている。

【0017】ダミースイッチング回路81の目的は、出力段38によって発生される過渡信号と実質的に同一であるが時間的に変位せられた過渡信号を発生することである。第7図を参照すると、波形82が出力段38の出力141の出力信号を表し、波形84がダミー出力78での対応する信号を表す。波形82および84は反転せられるかまたは相対的に位相がずれている。出力段38およびダミースイッチング回路81によって発生される過渡的な変化は足し合わされ、第7図に図示の波形86および88を発生する。

【0018】波形86がインダクタンス50を流れる過渡電流I₁を表し、波形88がインダクタンス52を流れる過渡電流I₂を表す。電流I₁の過渡変化86が、トランジスタ40がターンオンしそしてインダクタンス50を通じてキャパシタ44を充電するときに、出力141の波形82の正向きエッジによって発生される。電流I₂の過渡変化86が、トランジスタ74がターンオンしそしてインダクタンス50を通じてキャパシタ80を充電するときに、ダミー出力78の波形84の正向き縁部によって発生される。トランジスタ40お

7

および74に関する電流は両方ともインダクタンス50を通じて引き出されるので、過渡変化は足し合わされそして波形86を発生する。電流I₁の過渡変化88₁が、トランジスタ76がターンオンそしてインダクタンス52を通じてキャパシタ80を放電するときに、ダミー出力78の波形84の負向きエッジによって発生される。同様に、電流I₁の過渡変化88₂が、トランジスタ12がターンオンそしてインダクタンス52を通じてキャパシタ80を放電するときに、出力14₁の波形82の負向き縁部によって発生される。トランジスタ42および76に関する電流は両方ともインダクタンス52を通じて流れるので、過渡変化は足し合わされそして波形88を発生する。

【0019】過渡電流I₁およびI₂の基本周波数成分は出力信号82の基本周波数の2倍である。したがつて、過渡電流I₁およびI₂から生ずる漏話の最低周波数成分はFM信号の周波数の2倍である。その結果、漏話は、周波数がf±Δf（ここでfは搬送周波数でありΔfは周波数偏移である）の所望されるFM信号の通過を許容する帯域幅フィルタを用いて除去できる。漏話の周波数成分は2f±2Δfまたはそれ以上であり帯域幅フィルタにより減衰される。

【0020】本発明の最大限の利益を得るために、デジタルスイッチ10の全ての入力信号はほぼ等しい搬送周波数を持つべきである。通常の実施ではこの条件が満足される。FM搬送周波数の2倍の周波数でデジタルスイッチ10の出力に現れる漏話は第1図に図示されるようなフィルタ20によってろ波できる。加えて、デジタルスイッチは標準的にはFM信号の2倍の周波数の漏話を減衰させる周波数応答を有する。このろ波動作はデジタルスイッチの固有周波数応答から生ずる。一般的には、FM信号の2倍の周波数の漏話をろ波動作が装置のいずれの都合のよい場所でも実行できる。

【0021】最適な漏話低減を得るために、出力14₁およびダミー出力78は同時に遷移すべきである。これは、遅延要素を出力段38に加え、インバータ70により発生する遅延を補償することにより実現できる。遅延は、トランジスタ10および12の入力の小さな抵抗-キャパシタ回路によって実現できる。実際には、FM信号は出力14₁に到達するまでにデジタルスイッチ10の数多くのデジタル段を通過するので、必要とされる遅延要素はインバータ70の接続後の回路のいずれの都合のよい場所にも挿入できる。上述したように、キャパシタ80の値はキャパシタ44と等しくすべきである。キャパシタ44が伝送線のスタブである場合は、キャパシタ80の値は伝送線スタブの実効容量に近似するようになされる。

【0022】漏話を低減するための上述の技術において、インバータ70およびダミー出力段72を含むダミースイッチング回路81がデジタルスイッチ10のそ

10

20

30

40

8

れぞれの出力段に与えられる。こうしてダミースイッチング回路がデジタルスイッチ10のそれぞれの機能的（真の）出力回路に対応付けられる。第6図に図示の構成において、各ダミー出力は、集積回路の外部に配置されたキャパシタに接続されている。この構成は、デジタルスイッチ10の各出力ごとに一本の追加の接続ピンを必要とし、それゆえ、16個の出力のスイッチについて16本だけ接続ピンの数を増やす。

【0023】出力の数のいかんに拘らず、1本の追加の接続ピンしか必要としない構成が第8図に図示されている。デジタルスイッチ10の出力段38は第6図に図示されるような外部キャパシタ44に接続された出力14₁を有する。ダミー出力段72の出力78が、オンチップキャパシタ92を通じて接続ピン94に接続される。接続ピン94はインダクタンス96を介する接続によってシステムアースへ外部接続される。インダクタンス96は接続線での浮遊インダクタンスを表す。デジタルスイッチ10の別の出力段102が外部キャパシタ104へ接続された出力14₂を有する。出力段102の入力はインバータ106を通じてダミー出力段108へ接続される。ダミー出力段108はオンチップキャパシタ112を通じて接続ピン94へ接続されたダミー出力110を有する。出力段102、インバータ106およびダミー出力段108を含む回路は、出力段38、インバータ70およびダミー出力段72を含む回路と同様である。回路のこの組合せがデジタルスイッチ10の各出力ごとに繰り返される。各ダミー出力は、個別のオンチップキャパシタを介して接続ピン94へ接続される。最適な漏話低減を得るために、それぞれのオンチップキャパシタ92、112等は、出力負荷の平均等価容量と等しくすべきである。第8図の構成では、ただ一本の追加の接続ピンが複数出力のデジタルスイッチ10に対する漏話の低減設計を行なうのに必要とされる。

【0024】現在本発明の好ましい実施例と考えられるものを叙述したけれども、当業者であれば、本発明の技術思想から逸脱することなく種々の変更および修正が可能であることは明らかであろう。かかる変更および修正はすべて請求の範囲に記載の本発明の技術思想内に包含されるべきものである。

【図面の簡単な説明】

【図1】FM信号をスイッチングするためのデジタルスイッチング装置のブロック図である。

【図2】第1図の装置の標準的な波形を図示するタイミング図である。

【図3】デジタルスイッチの出力段の模式図である。

【図4】デジタルスイッチの単一の出力段の模式図である。

【図5】第4図の回路での漏話の発生を図示するタイミング図である。

【図6】本発明による機能出力段およびダミースイッチ

50

ング回路の模式図である。

【図7】第6図の回路での漏話の発生を図示するタイミング図である。

【図8】ただ一つの追加の接続ピンしか必要としないダミースイッチング回路を含むデジタルスイッチの模式図である。

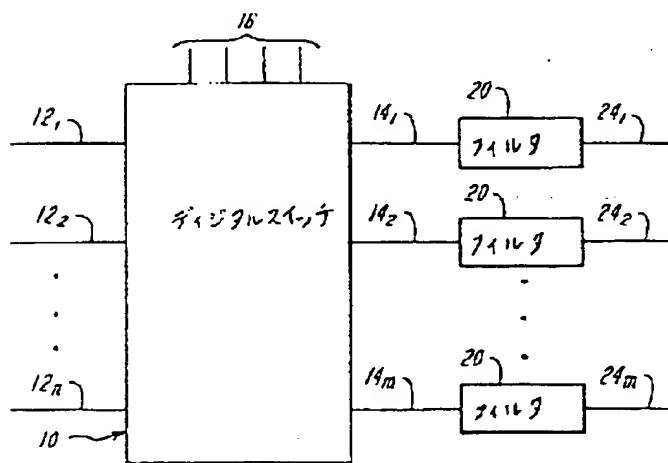
【符号の説明】

1 0	デジタルスイッチ	7 4
1 2 ₁ 、 1 2 ₂ 、 … 1 2 _n	入力	対応する信号)
1 4 ₁ 、 1 4 ₂ 、 … 1 4 _m	出力	10 8 6
1 6	選択線	8 6 ₁
2 4 ₁ 、 2 4 ₂ 、 … 2 4 _n	フィルタ出力	8 8
2 8	アナログFM信号	8 8 ₁
3 0	出力信号	8 8 ₂
3 8	出力段	9 2
4 0	PMOSトランジスタ	9 4
4 2	NMOSトランジスタ	9 6
4 4	(外部) キャパシタ (容量	の浮遊インダクタンス)
性負荷)		1 0 2
4 6	オンチップ電圧供給線	20 1 0 4
4 8	オンチップ接地線	1 0 6
5 0	インダクタンス	1 0 8
5 2	インダクタンス	1 1 0
6 0	出力信号	1 1 2
7 0	インバータ	1 。
7 2	ダミー出力段	1 。

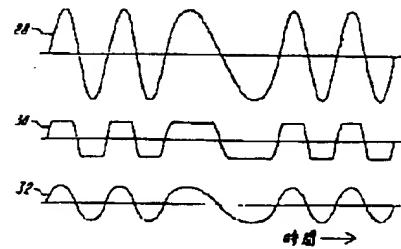
PMOSトランジスタ
NMOSトランジスタ
ダミー出力
キャパシタ
ダミースイッチング回路
波形 (出力 1 4₁ の出力信

波形 (ダミー出力 7 8 での
波形 (過渡電流 I₁)
過渡変化
波形 (過渡電流 I₂)
過渡変化
電流 I₃ の過渡変化
オンチップキャパシタ
接続ピン
インダクタンス (接続線で
出力段
外部キャパシタ
インバータ
ダミー出力段
ダミー出力
オンチップキャパシタ
過渡電流
過渡電流

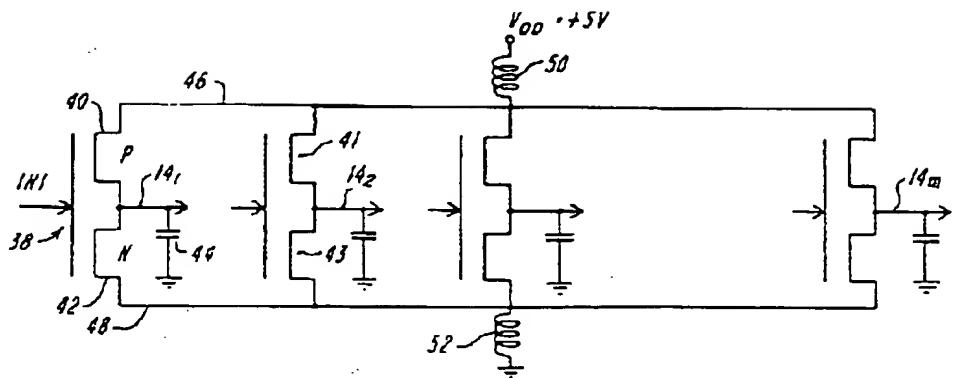
【図1】



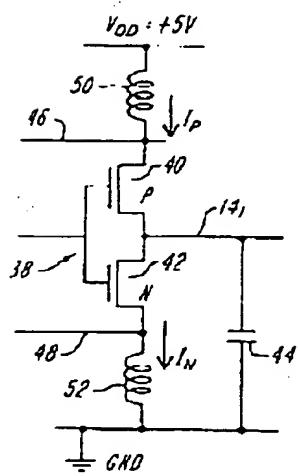
【図2】



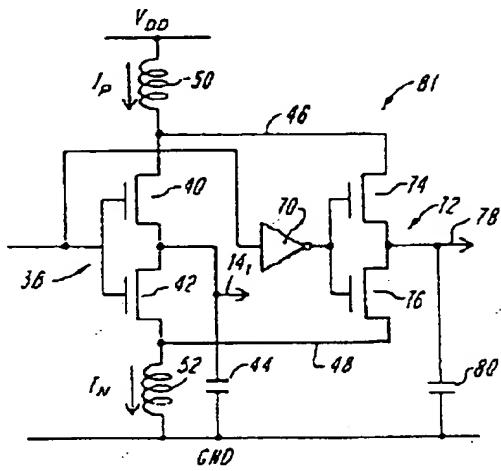
〔図3〕



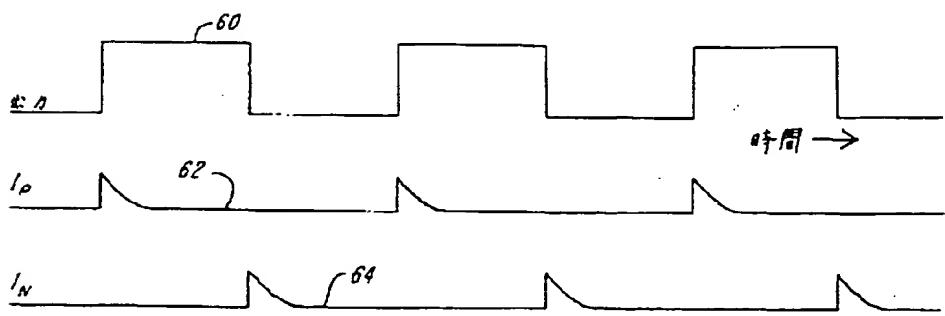
[図4]



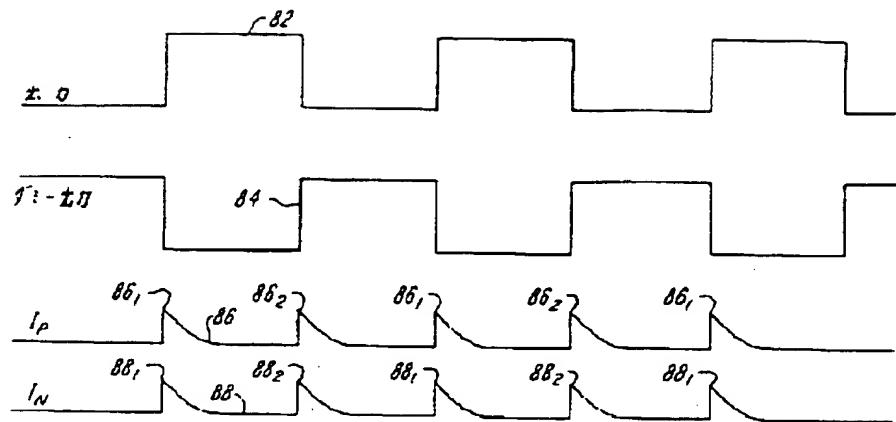
[図 6]



【图5】



【図7】



【図8】

